

Generador de Señales y Amplificador de Alto Voltaje para una Instalación de Medición del Lazo de Histéresis Ferroeléctrica

D. Rivero Ramírez¹, F. J. Quiles Latorre², J. Portelles Rodríguez³, J. I. Benavides Benitez², M. Diaz Castro¹.

¹ Instituto Superior de Tecnologías y Ciencias Aplicadas (InSTEC), Cuba, doris@instec.cu

² Escuela Superior Politécnica, Universidad de Córdoba, España, el1qulaf@uco.es

³ Facultad de Física, Universidad de La Habana. Cuba, portell@fisica.uh.cu

RESUMEN / ABSTRACT

El siguiente trabajo describe un generador de señales y un amplificador de alto voltaje usados para generar y amplificar las señales necesarias para una instalación de obtención del lazo de histéresis en muestras de materiales ferroeléctricos. Se describen también los programas desarrollados para controlar el generador desde la computadora con ayuda de un sistema de adquisición de datos.

Palabras claves: Adquisición de datos, Cerámicas Ferroeléctricas, Instrumentación, LabVIEW, Lazos de Histéresis, Medición.

Signal Generator and High Voltage Amplifier for an Installation of Measurement of the Ferroelectric Hysteresis Loop

This paper describes a signal generator and a high voltage amplifier used to generate and amplify signals needed to build an installation to obtain the hysteresis loop of ferroelectric samples. The programs developed to control the generator with a data acquisition system from a computer are also described.

Key words: Data acquisition, Ferroelectric ceramics, Hysteresis loop, Instrumentation, LabVIEW, Measurement.

INTRODUCCIÓN

Los materiales ferroeléctricos tienen una amplia utilización en el desarrollo de componentes electrónicos modernos^{1, 2, 3, 4}, por tales razones el estudio de las propiedades de la ferroelectricidad es motivo de investigaciones constantes en laboratorios e instituciones que trabajan en el desarrollo de nuevos materiales para la electrónica, las telecomunicaciones y la informática.

La ferroelectricidad de un material se define a partir de la reversibilidad de la polarización espontánea cuando se le aplica un campo eléctrico, el cual se mide aplicando el campo y observando la carga acumulada producto del mismo^{5, 6}. Desde que Sawyer y Tower⁷ observaron por primera vez estos lazos hasta la fecha, se han implementado innumerables variantes de circuitos e instalaciones para medirlos y obtener de ellos los valores de la polarización espontánea, entre otros parámetros importantes en la caracterización de estos materiales como hemos señalado en trabajos anteriores^{8, 9}.

Algo común para todas las instalaciones de obtención de los lazos de histéresis y la medición de los parámetros

relacionados con la ferroelectricidad es el uso de un generador de señales de corriente alterna. Otro aspecto, común a las instalaciones para caracterizar estos y otros materiales actualmente, es el uso de las bondades de las nuevas tecnologías de la informática como se muestra en^{8, 9, 10, 11, 12 y 13}, entre otros muchos ejemplos.

Teniendo en cuenta además que un generador de señales comercial con las características necesarias para medir el lazo de histéresis y los parámetros de las cerámicas ferroeléctricas resulta caro y difícil de adquirir, nos dimos a la tarea de desarrollar uno, usando las bondades de los nuevos circuitos integrados y las tecnologías de la informática.

Por otra parte, debido a que es necesario aplicar a estas cerámicas campos altos⁶, se hace necesario amplificar las señales obtenidas del generador antes de ser aplicada a las muestras hasta algunos kilovoltios, por tanto también asumimos la tarea de desarrollar un amplificador de alto voltaje para estas señales.

MATERIALES Y MÉTODOS

Generador de Señales

Con la finalidad de aprovechar las experiencias y resultados ya alcanzados en trabajos previos^{8,9} y que el generador tuviese la flexibilidad de poder ser usado con cualquier sistema de adquisición de datos (SAD) con entradas y salidas digitales, se ha utilizado un CPLD (Complex Programmable Logic Device o Dispositivo Lógico Programable Complejo) de Lattice Semiconductor, específicamente el ispLSI1032E, para implementar el controlador del circuito del generador, así como la interfaz con el SAD^{14,15}.

El resto del circuito del generador construido lo conforman, una memoria EPROM, para almacenar las formas de onda a generar y finalmente dos conversores digital análogo (CDA), uno genera la forma de onda y el otro el valor del voltaje de referencia para el primero, que vendría a ser la amplitud de la señal o forma de onda que genera el primero. Vea la figura 1.

La estructura del controlador del circuito del generador, diseñado en el CPLD, lo conforma un puerto de entrada de 16 bits, como interfaz digital con el SAD; cuatro registros, donde se almacenan: en uno, el tipo de señal que se desea generar (en realidad, la dirección de la memoria a partir de la cual se encuentran almacenado el fichero correspondiente a esa señal), en otro, los comandos de control (reset, inicio, parada), en el tercero el valor de la frecuencia de la señal a generar, y en el cuarto, el valor de su amplitud. Finalmente como parte del controlador en el CPLD se construyó un contador descendente de 16 bits con la función de barrer las 1024 direcciones de la memoria, donde se almacenan cada una de las formas de onda. Para diseñar esta estructura en el CPLD se usó el lenguaje de descripción de hardware VHDL y las herramientas para diseño de PLDs del fabricante ispLEVER 2.0.

La memoria EPROM utilizada fue una 27C1024, con capacidad de 64Kb x16, lo que permite almacenar hasta 64 formas de ondas distintas, en ficheros de 1024 puntos¹⁶.

El principal de los CDA, es un AD7845, de 12 bits y es el encargado de generar la forma de onda en forma analógica a partir de los valores digitales almacenados en los ficheros en la memoria. Este convertidor recibe el voltaje de referencia, que en este caso cumple la función de ser el valor de la amplitud de la señal de salida, desde el otro CDA, de 8 bits, un TLC7524. Son suficiente 255 valores diferentes en un rango de +/-15 Volts para la amplitud de la señal.^{17,18}

Amplificador de Alto Voltaje

El amplificador de alto voltaje está conformado por un amplificador de potencia de audio integrado, al cual se acopla un arreglo de transformadores comerciales de subida, con el objetivo de elevar el voltaje a la salida del amplificador de potencia. Se ha utilizado el amplificador de audio LM3876 de Nacional Semiconductor¹⁹.

El arreglo de transformadores está conformado por la conexión de cinco transformadores de subida comerciales, uniendo sus primarios en paralelo a la salida del amplificador de audio y los secundarios en serie. Vea la figura 2.

Resultados

Luego de construido el amplificador se han realizado una serie de pruebas para comprobar su adecuado funcionamiento. Entre las pruebas realizadas se midió la estabilidad de la señal para diferentes frecuencias y los resultados se muestran en la gráfica de la figura. 3.

Como se observa, para frecuencias menores a 30 Hz la señal comienza a atenuarse, lo que es de esperar teniendo en cuenta que se ha utilizado un amplificador de potencia de audio.

Se ha desarrollado un programa usando el paquete LabVIEW conformando un Instrumento Virtual (VI) para obtener los lazos de histéresis ferroeléctricos al que hemos llamado *Lazo de Histéresis*. La ventana principal del programa consta de una serie de teclas o botones para abrir y ejecutar las diferentes ventanas o subVI que conforman el programa y que se ejecutan en la secuencia en que el orden lógico que cada tarea exija. Vea la figura 4.

Una de estas ventanas es la que permite al usuario introducir todos los datos de la señal que se necesite aplicar a la muestra (tipo, amplitud y frecuencia) y que hemos denominado *Señal.vi* como se muestra en la figures 4 y que se ejecuta al presionar la tecla *SEÑAL*.

Otra de las ventanas del programa relacionadas con la generación de las señales es *Medir.vi* y se ejecuta al presionar la tecla *MEDIR*. Esta subVI comienza ejecutando *Generadorcompleto.vi* que realiza una serie de cálculos con los datos de la señal introducidos a través de *Señal.vi* y luego ejecuta la subVI *Genera_Señal.vi* según podemos ver en la figura 5

Esta última subVI es la encargada de hacer llegar realmente todos los datos de la señal necesaria hasta nuestro generador, a través del SAD que se esté utilizando para implementar la instalación.

Hemos utilizado hasta el momento dos SAD diferentes, uno construido por los autores y que fue utilizado durante el desarrollo y puesta a punto de los circuitos y programas del generador, para el cual esta subVI fue desarrollada utilizando las funciones VISA de LabVIEW. El diagrama en bloque de la misma se muestra en la figura 6. Como puede observarse esta subVI está construida en forma de secuencias, que repetitivamente invoca a *Write Registro 8bits.vi*, que es finalmente la encargada de escribir los datos de la señal en nuestro generador a través del SAD.

El otro, y que se utiliza en la instalación actualmente en funcionamiento, es un SAD comercial de Advantech, para la cual desarrollamos la subVI que denominamos *Genera_Señal_Adv.vi* y que se muestra en la figura 7. La estructura de esta es también una secuencia, que repetidamente invoca a *Write Dato.vi*, desarrollada usando los drivers para LabVIEW del fabricante, según se muestra en la figura 8.

CONCLUSIONES

Como resultados de este trabajo se cuenta con un generador de señales con las características necesarias para medir el lazo de histéresis y los parámetros de las cerámicas. Actualmente se pueden generar señales sinusoidales, triangulares, rectangulares, pulsos rectangulares con diferentes duraciones y períodos y con ambas polaridades, así como pulsos triangulares. Aún se cuenta con la posibilidad de conformar otras formas de ondas para la medición de alguna otra característica de los materiales no incluidas en las facilidades actuales de la instalación.

Otro de los resultados, es contar con un amplificador para llevar las señales a la salida del generador hasta un valor de amplitud de 2kV.

Ambos bloques electrónicos forman parte de la instalación para medir lazos de histéresis ferroeléctrica que utilizan los investigadores de la Facultad de Física y el IMRE de la UH, así como del ICIMAF del CITMA que trabajan en el desarrollo de nuevos materiales.

RECONOCIMIENTOS

Los autores, desean agradecer a la Universidad de Córdoba por su contribución al financiamiento y al desarrollo de este trabajo a través de su sistema de ayudas propio a investigadores y a proyectos durante los años 2004 y 2005, así como también a la Junta de Andalucía.

REFERENCIAS

1. SCOTT J. F., *Ferroelectric Memories*. Heidelberg, Springer, 2000.
2. ABRAHAM, T., Applications, Markets Expand for Piezoelectric Ceramics”, *The American Ceramic Society Bulletin*, pp. 45-47, September 2000.
3. HAERTLING, G. H., “Ferroelectric Ceramics: History and Technology”, *J. Am. Ceram. Soc.*, vol. 82, No. 4, pp. 797-818 (1999).
4. MURALT, P. “Ferroelectric thin films for micro-sensors and actuators: a review”. *J. Micromech. Microeng.*, 10, 136-146 (2000).
5. YUHUAN XU, *Ferroelectric Materials and Their Applications*, North-Holland, (1991).
6. JAFFE B., COOK JR., JAFFE H., *Piezoelectric Ceramic*. Academic London 1971.
7. SAWYER C.B. AND TOWER C.H , *Physics Rev.* 35, 239, 1930.
8. RIVERO RAMÍREZ DORIS, PORTELLES RODRÍGUEZ JORGE, BENAVIDES BENÍTEZ JOSÉ I, HERNÁNDEZ CALVIÑO MANUEL, QUILES LATORRE FRANCISCO J, DÍAZ CASTRO MAIKEL *Memorias de la XI Convención*

Internacional INFORMÁTICA 2005 en CD ISBN 959 – 7164 – 87 – 6, La Habana del 9 al 13 de mayo del 2005.

9. D. RIVERO, J. PORTELLES, J.I. BENAVIDES, M. HERNÁNDEZ, F. J. QUILES, M. DÍAZ. *RCF vol. 25, 2B, p. 134, 2008.*
10. D. RIVERO, L. PARDO, R. JIMÉNEZ *Rev. Cub. Física vol .26 No. 2A p.169-173 2009.*
11. J.LIU, X.YAO. *Ceramics International* 30, 2033–2036, 2004.
12. GIACOMETTI ET AL. *Rev. Sci. Instrum.*, Vol. 72, No. 11, 2001.
13. C ALEMANY, R JIMENEZ, J REVILLA, J MENDIOLA AND M L CALZADA. *J. Phys. D: Appl. Phys.* 32 (1999).
14. BROWN S AND ROSE J. *FPGA and CPLD Architectures: A Tutorial. Ieee Design & Test Of Computers* Vol. 13, No. 2: 1996, pp. 42-57
15. ispLSI and pLSI 1032E High-Density Programmable Logic datasheet. Lattice Semiconductor Corporation. 1998
16. M27C1024 datasheet. STMicroelectronics Group of Companies.1998.
17. AD AD7845 datasheet. Analog Device. 1999.
18. TLC7524 datasheet. Texas Instruments Incorporated. 1998
19. LM3876 Audio Power Amplifier Series dataste. National Semiconductor Corporation. 1995.

AUTORES

Doris del Carmen Rivero Ramírez, Ingeniera en Técnica Electrónica y Master of Ciencia en Ingeniería, profesora Auxiliar del Departamento de Física Nuclear, Facultad de Ciencias y Tecnologías Nucleares (FCTN) del Instituto de Tecnologías y Ciencias Aplicadas (InSTEC), sito en Carlos III y Luaces, Quinta de los Molinos, Plaza, Ciudad Habana. Telefono 8789860, correo electrónico doris@instec.cu

Actualmente se desempeña como la jefa de disciplina de Electrónica e Instrumentación Nuclear dentro del Departamento de Física Nuclear, donde imparte asignaturas de pre y posgrado. Realiza trabajos de investigación en proyectos relacionados con la obtención de nuevos materiales ferroeléctricos en colaboración con la Facultad de Física y el IMRE de la Universidad de La Habana y con el ICIMAF del CITMA dedicándose al desarrollo de instrumentación para la caracterización eléctrica de estos. También trabaja en el desarrollo de instrumentación específica para las técnicas nucleares y para la medida de distintos parámetros físicos.

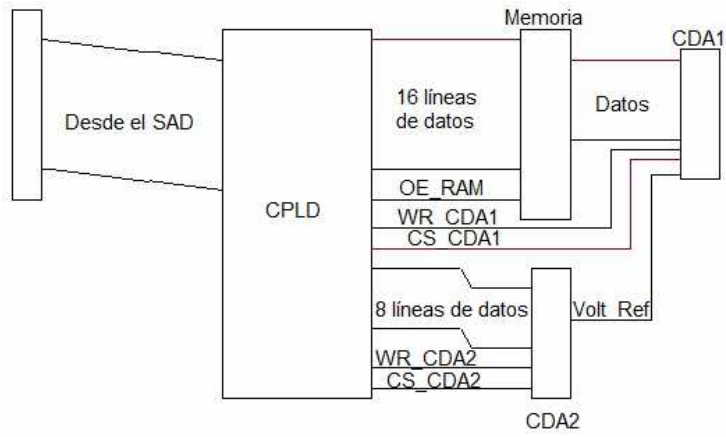


Fig. 1: Esquema en bloques del generador de funciones.

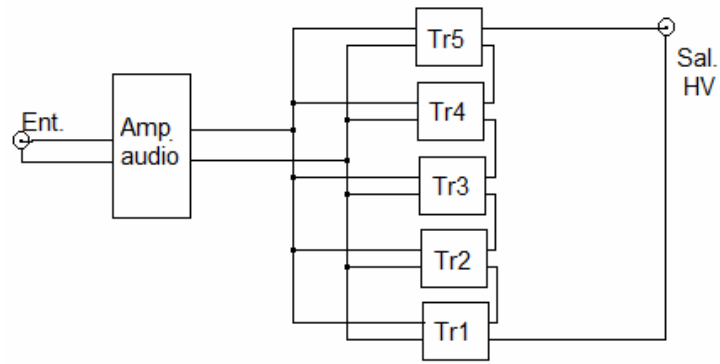


Fig. 2. Esquema en bloque del amplificador

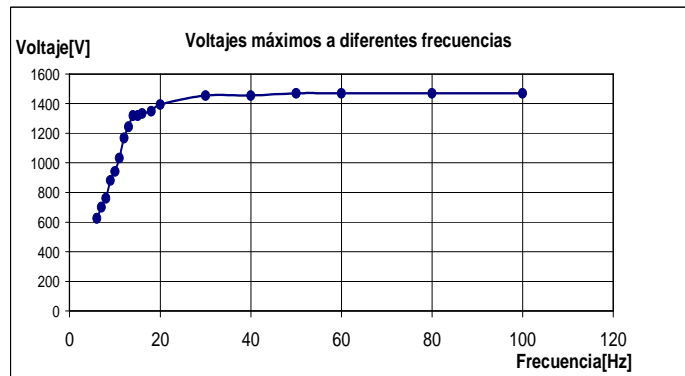


Fig. 3 Dependencia del voltaje de salida contra frecuencia de la señal

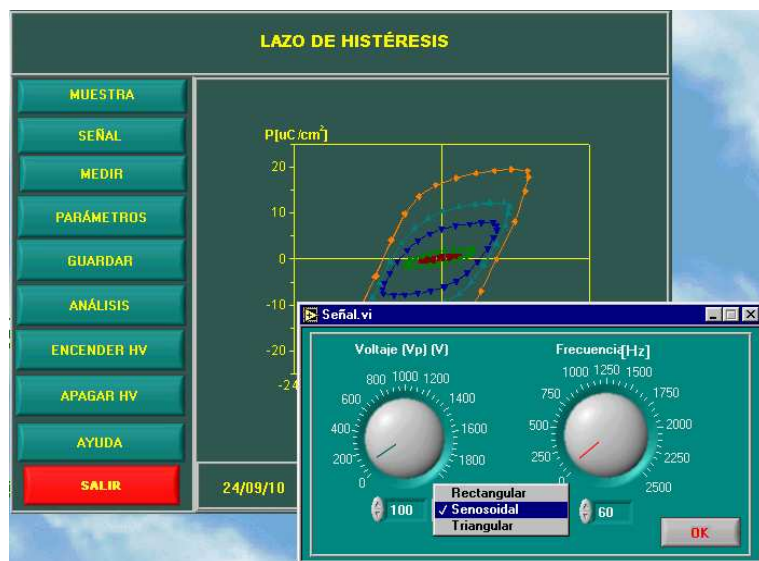


Fig. 4. Ventana principal del programa de la instalación para medir el lazo de histéresis ferroeléctrica donde además se observa la ventana de entrada de los parámetros de la señal a generar.

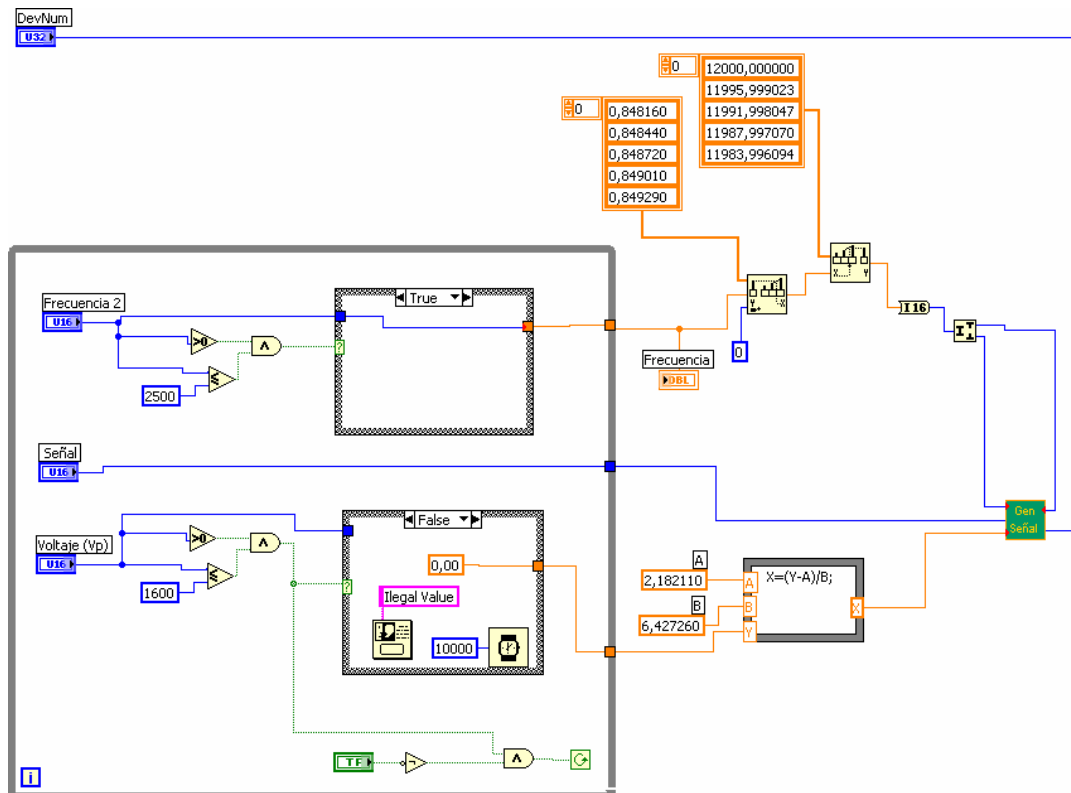


Fig.5. Diagrama de la subVI *Generador completo*

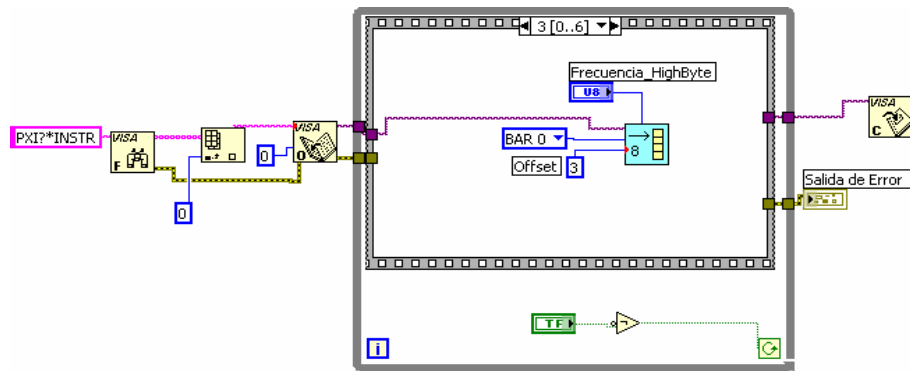


Fig. 6 Diagramas de la subVI *Genera_senial.vi* para el SAD desarrollado por los autores

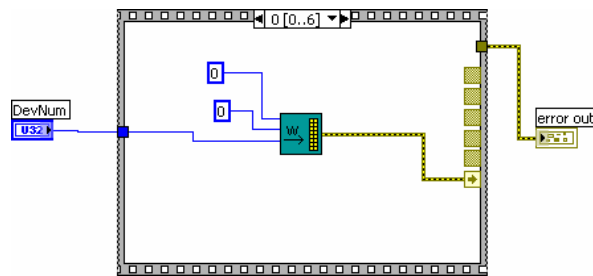


Fig. 7 Diagramas de la subVI *Genera_Senial_Adv.vi* para el SAD de Advantech.

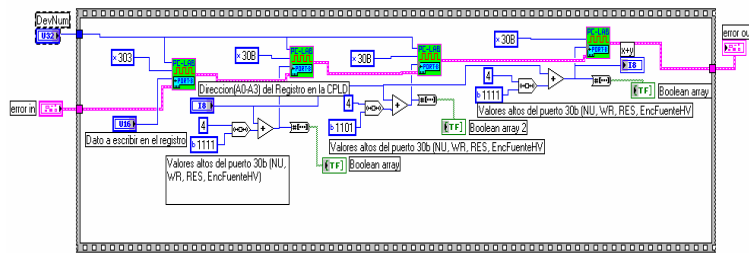


Fig. 8 Diagramas de la subVI *Write Dato.vi*.